

Fortsetzung Speicherbausteine

Adressierung eines 1 GB Speichers

$$1 \text{ GB} = 1024 \cdot 1024 \cdot 1024 \text{ Byte} = 2^{10} \cdot 2^{10} \cdot 2^{10} \text{ Byte} = 2^{30} \text{ Byte}$$

- ➔ Adressdecoder hat 30 Eingangsleitungen, mit denen die entsprechende Adresse angewählt werden kann

ROM (Read Only Memory)

- Speicherzellen haben feste Inhalte (nur lesen möglich, schreiben (wenn überhaupt) nur in bestimmtem Betriebsmodus möglich)
- Unterscheidung, wie der Dateninhalt in den Speicher eingebracht wird

MROM (Masken ROM)

- Prinzip: Einarbeitung des Dateninhalts bei der Chipherstellung durch eine Maske
- Dauerhafte Verbindung zwischen Wortleitungen und Bitleitung über eine eingearbeitete Diode
- 0 V werden durch Widerstand realisiert, welcher an der Bitleitung gegen GND geschaltet wird (die Diode wird in diesem Fall nicht eingesetzt)
- High-Pegel wird über einen Spannungsteiler zwischen Diode und Widerstand erreicht, indem man vor dem Widerstand die Spannung gegen GND abgreift
- Vorteil: technisch einfach zu realisieren
- Nachteil: keine Änderung möglich, nur bei großen Stückzahlen lohnend wegen hohen Kosten für Maske

PROM (Programmable ROM)

- PROMs können nur einmal programmiert werden (OTP = one time programmable)
- Prinzip: Fuseable Link (Reihenschaltung aus Diode und Schmelzsicherung)
- Durch einen Stromimpuls wird der Fuse abgeschmolzen → die Speicherzelle speichert dauerhaft eine „0“
- Möglichkeit, im Nachhinein aus einer „1“ eine „0“ zu machen, bleibt erhalten (natürlich nur, solange noch Einsen vorhanden sind)
- Vorteil: Stabiler Zustand wird erreicht
- Nachteil: keine Änderung möglich, nur ein dauerhafter Zustand programmierbar

Einschub: MOSFET Transistoren

- Bipolar-Transistoren haben den Nachteil, dass sie durch einen Strom gesteuert werden → Basisstrom I_B muss fließen, dadurch wird Leistung umgesetzt (es entsteht zusätzlich Wärme)
- Der MOSFET Transistor löst dieses Problem, indem er durch eine Spannung angesteuert werden kann
- Aufbau:
 - o P-leitendes Substrat enthält zwei n-leitende Inseln: Drain (D) und Source (S)
 - o Zwischen Drain und Source soll im angesteuerten Zustand Strom fließen
 - o Isolierende Oxidschicht über der Verbindungsstrecke Drain – Source

- o Metallschicht (Gate) über der Isolationsschicht
- Funktionsweise:
 - o Wenn zwischen Drain und Source Spannung anliegt, dann fließt kein Strom (weil einer von den beiden p/n-Übergängen sperrt)
 - o Wenn zwischen Gate und p-Zone eine Spannung anliegt (positiver Pol an Gate), dann werden durch elektrostatische Anziehung n-Ladungsträger in den Kanal zwischen Drain & Source gezogen → Kanal wird leitfähig → Transistor leitet

EPROM (erasable PROM)

- Das Gate wird um ein Floating Gate erweitert: Das Floating Gate kann unabhängig vom Gate aufgeladen werden und somit die Bildung eines Kanals im MOSFET unterbinden
- Ist Floating Gate negativ geladen, kann kein Kanal mehr entstehen → Verbindung dauerhaft unterbrochen („zerstört“)
- Typisch für diesen Chiptyp sind die Quarz-Sichtfenster im Baustein → per UV Licht lassen sich die Floating Gates entladen → Speicher wird gelöscht
- Wenn das Floating Gate ungeladen ist und das Gate geladen wird, wird die Source – Drain Strecke aktiv und auf Masse gelegt, man erhält auf der Bitleitung 0 V
- Wenn das Floating Gate geladen ist und das Gate geladen wird, wird die Source – Drain Strecke nicht aktiv und auf Masse gelegt, man erhält auf der Bitleitung 5 V

EEPROM (electrical erasable PROM)

- Prinzip: Floating Gate ist an einer Stelle etwas zum Drain-Bereich hingezogen. Durch erhöhte Spannung zwischen Drain und Source können Ladungsträger den geringen Abstand zwischen Drain und Floating Gate durchdringen → „durchtunneln“. So wird das Floating Gate ge- und entladen
- Um für Stabilität zu sorgen, nutzt man oft mehrere MOSFETs für eine Speicherzelle, deren meist eingenommener Wert als jener der Speicherzelle interpretiert wird. Alle anderen werden entsprechend auf diesen Wert angepasst
- Basistechnologie für heutige FLASH-Speicher (EEPROMs) z.B. in USB-Sticks
- Moderne Chips haben alle integriert, was zum Programmieren benötigt wird (z.B. Spannungswandler für die Programmierspannung)
- Vorteil: Baustein kann zum Löschen und Beschreiben in der Schaltung verbleiben
- Nachteil: Die Anzahl der Schreibzyklen ist immer begrenzt (Temperatur spielt auch eine Rolle → je wärmer, desto geringer die Anzahl der Zyklen)

RAM (Random access memory)

- Wenn Adresse anliegt, dann kann der Inhalt gelesen oder beschrieben werden
- Bei Abschalten der Versorgungsspannung geht der Inhalt verloren (flüchtig)
- Unterscheidung zwischen SRAM (statisch) und DRAM (dynamisch)

Dynamischer RAM

- Gespeicherte Information wird durch den Ladezustand eines Kondensators dargestellt:
 - o Logische „0“ → Kondensator ungeladen
 - o Logische „1“ → Kondensator geladen
- DRAM Speicherzelle besteht aus Kondensator, der über einen Tortransistor (Auswahltransistor) mit der Bitleitung verbunden ist
- Tortransistor wird über die Wortleitung angesteuert
- Daten auslesen:

Tortransistor wird über die Wortleitung angesteuert. Die im Kondensator gespeicherte Ladung gelangt auf die Bitleitung. Dadurch wird der Kondensator entladen, die Information muss anschließend wieder in den Kondensator zurück geschrieben werden
- Daten einspeichern:

Dateninhalt wird als elektrisches Potential auf der Bitleitung angelegt ($U^+ = 1 / GND = 0$). Tortransistor wird angesteuert. Ladung strömt in Kondensator (wenn „1“ anliegt) oder Kondensator entlädt sich (wenn „0“ anliegt). Ladung bleibt im Kondensator gespeichert und repräsentiert den Dateninhalt
- Vorteil: einfacher Aufbau → Hohe Informationsdichte (bei gegebener Chipfläche lassen sich viele Bits speichern) → Technologie für PC-Hauptspeicher
- Nachteil: Der Kondensator entlädt sich allmählich durch Leckströme → regelmäßige Auffrischung benötigt → „Refresh“